

Universität Karlsruhe (TH)
Institut für Technische Informatik
Prof. Dr. Wolfgang Karl

Klausur Rechnerstrukturen
Wintersemester 2007/08
Aufgabenteil

Aufgabe 1: Produktion und Betrieb

Produktion – Fertigungskosten:

5P

- a) Wie berechnet sich die Anzahl der erzielbaren Dies pro Wafer? Erklären Sie kurz, in welche zwei Bestandteile die Formel zerfällt. **1P**
- b) Wieso rentiert sich fertigungstechnisch die Umstellung auf größere Wafer? Worin liegt dies – im Hinblick auf die erzielbare Anzahl von Dies pro Wafern – formeltechnisch begründet? **1P**
- c) Zur Berechnung der Anzahl von Dies pro Wafern (dpw) verfügen Sie lediglich über die Kosten zu Die und Wafer sowie den Die-Yield. Wie errechnen Sie den dpw -Wert? **1P**
- d) Wenn Sie als Angabe lediglich die Die-Fläche und keine weiteren Informationen haben, lässt sich der Die-Yield dennoch abschätzen. Geben Sie den Zusammenhang zwischen Die-Yield und Die-Fläche an. **0,5P**
- e) Die Formel zur Berechnung des Die-Yields enthält die Komponente α . Wie heißt diese Komponente, was gibt sie an und – mit Blick auf das Formelwerk zur Berechnung des Die-Yields – was lässt sich bezüglich ihres Wertebereichs aussagen? **1,5P**

Betrieb – Fehlertoleranz:

5P

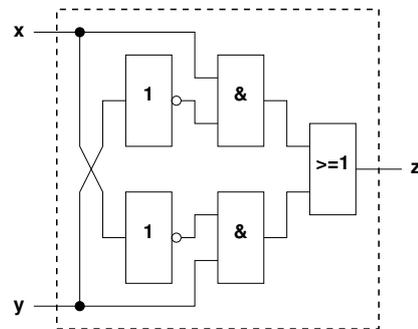
- f) Gegeben sei ein 1-aus-n-System S bestehend aus n einzelnen Komponenten K_n mit zugehöriger Verfügbarkeit $\Phi(K)$ für eine einzelne Komponente. Leiten Sie die Verfügbarkeit des Gesamtsystems $\Phi(S)$ her. Wie lautet die Systemfunktion des 1-aus-n-Systems? **2P**
- g) Ein knausriger Systemadministrator betreibt die Datenspiegelung wie folgt: Statt zweier einzelner Platten mit der Verfügbarkeit $\Phi(P_1)$ wird eine einzige Platte mit der Verfügbarkeit $\Phi(P_2)$ mit doppelter Kapazität angeschafft und in zwei Partitionen unterteilt. Beim Schreiben werden nun die Daten auf beide Partitionen geschrieben (Mirroring). **2P**
- Was muss – und warum – für $\Phi(P_2)$ gelten, damit sein Sicherheitskonzept überhaupt aufgeht? **1P**
 - Gehen Sie davon aus, dass die notwendige Bedingung für $\Phi(P_2)$ gemäß der vorherigen Teilaufgabe gegeben ist. Spielt hierbei die Spiegelung der Inhalte in Bezug auf $\Phi(P_2)$ eine Rolle? Begründen Sie die Antwort kurz. **1P**
- h) Ein Vertrieb gewährt seinen Kunden 30 Tage Umtauschrecht und anschließend 23 Monate Garantie mit kostenloser Reparatur. Ordnen Sie dies den Phasen des Badewannenmodells zu. **1P**

Aufgabe 2: Hardwareentwurf

10P

a) Der Schaltungsentwurf bedient sich dreier Abstraktionsebenen. Geben Sie diese Ebenen jeweils zusammen mit einer kurzen Charakterisierung an. **3P**

b) Wie lautet die zum nebenstehenden Schaltbild gehörende Entity?

**1,5P**

c) In welchem Teil der VHDL-Schaltungsbeschreibung nehmen sie die Ausformulierung der Funktionalität vor? **0,5P**

d) Nehmen Sie die komplette Ausformulierung der Funktionalität des obenstehend abgebildeten Schaltbilds vor. **1P**

e) Eine VHDL-Schaltungsbeschreibung kann sowohl Implementationsalternativen enthalten als auch gewisse generische Konstrukte. Geben Sie zwei Beispiele hierfür an. In welchem Teil der Schaltungsbeschreibung findet die Alternativenauswahl statt? **1P**

Ein auf die steigende Flanke des Taktsignals `clk` auslösender Zähler `counter` vom Typ `unsigned` soll auf Nulldurchgang überprüft werden. Sobald der Zähler den Wert Null erreicht hat, soll für die Dauer dieses Wertes ein Ausgangssignal den Wert `'1'` annehmen. Zur Auswahl stehen hierbei folgende zwei Implementationsalternativen:

Alternative 1:

```
process (clk, counter)
begin
  if clk'event and clk='1' then
    counter<=counter+1;

    flag<='0';
    if counter=0 then
      flag<='1';
    end if;
  end if;
end process;
```

Alternative 2:

```
process (clk, counter)
begin
  if clk'event and clk='1' then
    counter<=counter+1;
  end if;
end process;
flag<='1' when counter=0 else '0';
```

- f) Betrachten Sie zunächst das Signal `flag`. Wie wird dieses im Rahmen der VHDL-Synthese in Alternative 1 bzw. 2 schaltungstechnisch abgebildet? **1P**
- g) Welchen Gedankenfehler und daraus resultierenden Entwurfsfehler enthält Fall 1 und wie wirkt sich dieser bezogen auf einen allgemeinen Auf-/Abwärtszähler aus? **1P**
- h) Sie nehmen für beide Entwurfsalternativen einen Simulationslauf vor. Welches Verhalten beobachten Sie für das Signal `flag` und warum? **1P**

Aufgabe 3: Prozessorarchitektur 10P

Entwurfsprinzipien: 2P

- a) Wie unterscheiden sich Prozessoren folgender Typen voneinander? 1P

Superskalar ↔ VLIW

- b) Was ermöglicht das EPIC-Konzept im Vergleich zu VLIW und wodurch wird dies erreicht? 1P

Pipelining: 3P

Gegeben ist ein RISC-Prozessor mit einer 5-stufigen Befehlspipeline. Die Pipeline besteht aus den Stufen

IF → ID → EX → MA → WB

und verfügt über kein Forwarding.

Auf dieser Architektur wird der folgende Codeblock ausgeführt:

- ```
(1) ADD R3, R1, R2
(2) SUB R4, R3, R5
(3) ADD R5, R1, R2
(4) MUL R3, R3, R5
```

*Hinweis: Der Aufbau eines Befehls lautet: <opcode> ziel, quelle1, quelle2*

- c) Geben Sie an, welche echten Datenabhängigkeiten zwischen den Befehlen bestehen. Überprüfen Sie, welche Konflikte bei der obigen Pipeline auftreten und geben Sie an, zwischen welchen Stufen dies der Fall ist. 2P
- d) Eine Pipeline wird auf möglichst hohe Frequenz hin optimiert. Welche Auswirkung hat dies auf die einzelnen Pipelinestufen und die Anzahl der Pipelinestufen? Welchen Nachteil bringt diese Optimierung bei der Ausführung eines Programms auf der Gesamtpipeline mit sich? 1P

### Sprungvorhersage: 5P

- e) In einem Programm werde für eine Sprungfolge bestehend aus zwei Sprüngen das auf dem Lösungsblatt gegebene Sprungmuster ermittelt. Die Architektur verfügt über einen (1,1)-Korrelationsprädiktor zur Sprungvorhersage. Auf dem Lösungsblatt eingetragen finden Sie die Initialisierung der Prädiktoren sowie den Ausgang des letzten Sprungs. Vervollständigen Sie die Tabelle. 4P
- f) Geben sie graphisch und textuell bei einem 2-Bit-Prädiktor mit Hysteresezähler die Zustände und Zustandsübergänge an. 1P

## Aufgabe 4: Parallelverarbeitung

10P

### Leistungsfähigkeit von Multiprozessorsystemen:

4P

- a) Geben Sie die Formel des Amdahlschen Gesetzes an und erklären Sie die Bedeutung der unterschiedlichen Teile der Formel. **1P**
- b) Von einer Anwendung lassen sich  $\frac{1}{32}$  (3,125%) nicht parallelisieren. Welche maximale Beschleunigung lässt sich in diesem Fall maximal noch erreichen? **1P**
- c) Ein Programm wird auf einem Cluster mit 128 Knoten ausgeführt. Die Ausführungszeit des Programms im sequentiellen Fall beträgt 2048 Sekunden, im parallelen Fall 64 Sekunden. Berechnen Sie die Effizienz. **1P**
- d) Was bedeutet superlinearer Speedup? Nennen Sie ein Beispiel dafür. **1P**

### Parallelisierung und Parallelverarbeitung:

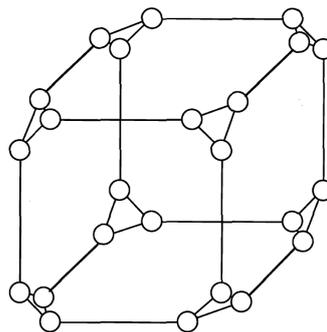
2P

- e) Worin liegt der grundlegende Unterschied zwischen Vektorrechnern und nachrichtengekoppelten Parallelrechnern? **1P**
- f) Welche Verarbeitungskonzepte liegen den beiden Modellen jeweils zugrunde? Welche weiteren Klassen von Rechnerarchitekturen nach Flynn gibt es? **1P**

### Verbindungsnetze:

4P

- g) Nach welchem Grundmuster sind die Zweierschalter in einem Omega-Netzwerk verknüpft? **1P**
- h) Zeichnen Sie das Grundmuster dieser Permutation mit 8 Eingängen und 8 Ausgängen. **1P**
- i) Gegeben ist folgendes Ring-Würfel-Netzwerk: **1P**



Bestimmen Sie den Durchmesser sowie die minimale Bisektionsbreite.

- j) Wie verhält sich das gegebene Ring-Würfel-Netzwerk in Hinsicht auf Ausfallsicherheit und mögliche Flaschenhälse? **1P**

## Aufgabe 5: Leistungsbewertung

10P

### Leistungsbewertung durch Befehlsmixe

6P

Bei der Ausführung eines Benchmarks wurde folgender Befehlsmix ermittelt:

| Typ                     | Anzahl (in $10^3$ ) | Zyklen |
|-------------------------|---------------------|--------|
| Integer-Arithmetik      | 500                 | 1      |
| Fließkomma-Arithmetik   | 300                 | 5      |
| Speicherzugriff-Befehle | 200                 | 10     |
| Kontrollfluss-Befehle   | 250                 | 4      |

Der Befehlsmix benötigt für seine Abarbeitung insgesamt 2,5ms.

- a) Bestimmen Sie unter Angabe der Formeln und der Rechenwege die Werte für Zykluszeit, Taktfrequenz, IPC und MFLOPS. **6P**

### Leistungsbewertung durch die SPEC Benchmark-Suite

4P

Die SPEC-CPU2000-Benchmark-Suite ist eine Zusammenstellung von Anwendungen und charakteristischen Arbeitsdaten mit unterschiedlichen Anforderungen zur Leistungsbewertung von Rechensystemen.

- b) Wie wird bei den SPEC-Benchmarks die Leistung eines Rechensystems angegeben? Geben Sie hierfür eine Formel an. **0.5P**
- c) Wie werden die Endwerte für den SPEC-CPU2000-Integer-Benchmark ermittelt? **0.5P**
- d) Für die SPEC-Benchmarks sind zwei Optimierungsstufen spezifiziert. Wie heißen diese beiden Stufen und worin unterscheiden sie sich? **1P**

Neben der System-Leistungsmessung bietet der SPEC-CPU2000-Benchmark auch die Möglichkeit, den Durchsatz eines Systems zu messen.

- e) Geben Sie eine Formel zur Berechnung des Durchsatzes für einen beliebigen Benchmark  $x$  an. Welcher Parameter muss bei der Nennung des Ergebnisses immer mit angegeben werden? Begründen Sie Ihre Antwort. **2P**

---

## Aufgabe 6: Speicherhierarchie

10P

### Caches in Multiprozessorsystemen

2P

- a) Was ist das Hauptproblem bei der Verwendung von Caches in Multiprozessorsystemen? Begründen Sie Ihre Antwort kurz. **1P**
- b) Welche Eigenschaften stellt die Cache-Speicherverwaltung sicher und was bedeutet dies? Begründen Sie Ihre Antwort kurz. **1P**

### MESI-Kohärenzprotokoll

6P

- c) Welche zusätzliche Hardware wird für die Realisierung des MESI-Protokolls in einem Shared Memory System mit gemeinsamen Speicherbus benötigt? **1P**
- d) Warum kann das MESI-Protokoll in einem Multiprozessorsystem mit verteiltem gemeinsamen Speicher nicht über Knotengrenzen hinweg eingesetzt werden? Welche Lösung kommt hier zum Einsatz? **1P**

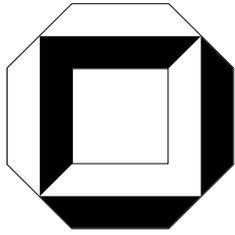
Ein Dreiprozessorsystem sei speichergekoppelt. Die Caches haben je eine Größe von zwei Cachezeilen, welche je genau ein Speicherwort aufnehmen können. Die Füllung des Caches erfolgt von der niedrigsten Cachezeile aufwärts, sofern noch freie Zeilen zur Verfügung stehen, andernfalls wird gemäß LRU-Strategie verdrängt. Als Cache-Kohärenzprotokoll komme das MESI-Protokoll zum Einsatz.

- e) Vervollständigen Sie die auf dem Lösungsblatt angegebene Tabelle: Geben Sie jeweils Inhalt der Cache-Zeile und MESI-Zustand an. **4P**

### MOESI-Kohärenzprotokoll

2P

- f) Das MOESI-Protokoll ist ein um einen Zustand erweiteres MESI-Protokoll. Wie heißt dieser neue Zustand? Unter welchen Umständen hat dieses Protokoll Vorteile gegenüber dem MESI-Protokoll und welche Nachteile bringt das MOESI-Protokoll mit sich? **2P**



**Universität Karlsruhe (TH)**  
Institut für Technische Informatik  
Prof. Dr. Wolfgang Karl

# **Klausur Rechnerstrukturen**

## **Wintersemester 2007/08**

### **Lösungsteil**

Name: \_\_\_\_\_  
Vorname: \_\_\_\_\_  
Matrikelnummer: \_\_\_\_\_

Tragen Sie bitte auf jedem Blatt Ihren Namen und Ihre Matrikelnummer ein. Bitte tragen Sie alle Lösungen und Rechenwege an den vorgesehen Stellen ein und geben Sie keine zusätzlichen Blätter ab, ohne dies dem Aufsichtspersonal mitzuteilen.

**Hinweis:** Bei Rechenaufgaben ist die Angabe des Rechenwegs zwingend erforderlich. Ergebnisse ohne Rechenweg werden **nicht** gewertet.

Zum Bestehen der Klausur sind mindestens 20 Punkte erforderlich.

- Ich wünsche **keine** Notenveröffentlichung per Aushang (Matrikelnummer und Note) am schwarzen Brett  
(Bei Ankreuzen kann die Note erst in der Klausureinsicht erfragt werden.)

Erreichte Punkte (wird vom Institut ausgefüllt):

| Aufgabe | 1   | 2   | 3   | 4   | 5   | 6   |
|---------|-----|-----|-----|-----|-----|-----|
| Punkte  | /10 | /10 | /10 | /10 | /10 | /10 |
| Summe:  |     |     |     |     |     | /60 |

**Lösung 1: Produktion und Betrieb**

a) Formel für  $d_{pw}$ : **1P**

Formelbestandteile:

b) Antwort: **1P**

c) Berechnungsformel/Herleitung: **1P**

d) Antwort: **0,5P**

e) Antwort: **1,5P**

f) Antwort/Berechnung: **2P**

Name:

Matrikelnummer:

3/14

---

g) Antwort:

**2P**

h) Umtauschrecht:

**1P**

Garantie/Reparatur:

**Lösung 2: Hardwareentwurf***10P*

a) (a.1)

**3P**

(a.2)

(a.3)

b) Lösung:

**1,5P**

c) Antwort:

**0,5P**

d) Lösung:

**1P**

e) Antwort:

**1P**

Name:

Matrikelnummer:

5/14

---

f) Antwort:

**1P**

g) Antwort:

**1P**

h) Antwort:

**1P**

Name:

Matrikelnummer:

6/14

---

### **Lösung 3: Prozessorarchitektur**

**10P**

a) Antwort:

*1P*

b) Antwort:

*1P*

c) • Echte Datenabhängigkeiten:

*2P*

• Konflikte:

d) Antwort:

*1P*

Name:

Matrikelnummer:

7/14

e)

4P

| Letzter Sprung | Sprung 1 |            |        |        | Sprung 2  |            |        |        |
|----------------|----------|------------|--------|--------|-----------|------------|--------|--------|
|                | P. alt   | Vorhersage | Sprung | P. neu | Prädiktor | Vorhersage | Sprung | P. neu |
| NT             | (NT,NT)  |            | T      | ( , )  | (T, NT)   |            | T      | ( , )  |
|                | ( , )    |            | NT     | ( , )  | ( , )     |            | NT     | ( , )  |
|                | ( , )    |            | T      | ( , )  | ( , )     |            | NT     | ( , )  |
|                | ( , )    |            | NT     | ( , )  | ( , )     |            | T      | ( , )  |

f) Hysteresezähler:

1P

**Lösung 4: Parallelverarbeitung****10P**

a) Amdahls Gesetz:

*1P*

b) Berechnung Beschleunigung:

*1P*

c) Berechnung Effizienz:

*1P*

d) Superlinearer Speedup:

*1P*

e) Antwort:

*1P*

f) Antwort:

*1P*

g) Antwort:

*1P*

h) Permutation:

*1P*

| $a_3, a_2, a_1$ | $a_2, a_1, a_3$ |
|-----------------|-----------------|
| 0 0 0           | 0 0 0           |
| 0 0 1           | 0 0 1           |
| 0 1 0           | 0 1 0           |
| 0 1 1           | 0 1 1           |
| 1 0 0           | 1 0 0           |
| 1 0 1           | 1 0 1           |
| 1 1 0           | 1 1 0           |
| 1 1 1           | 1 1 1           |

i) Durchmesser:

*1P*

Minimale Bisektionsbreite:

j) Antwort:

*1P*

Name:

Matrikelnummer:

10/14

---

## **Lösung 5: Leistungsbewertung**

*10P*

a) Berechnung Zykluszeit, Taktfrequenz, IPC und MFLOPS.

**6P**

b) Antwort:

**0.5P**

c) Antwort:

**0.5P**

Name:

Matrikelnummer:

11/14

---

d) Antwort:

**1P**

e) Antwort:

**2P**

Name:

Matrikelnummer:

12/14

---

## **Lösung 6: Speicherhierarchie**

*10P*

### **Caches in Multiprozessorsystemen**

*2P*

a) Antwort:

**1P**

b) Antwort:

**1P**

### **MESI-Kohärenzprotokoll**

*6P*

c) Antwort:

**1P**

d) Antwort:

**1P**

e) Tabelle:

4P

| Prozessor | Aktion | Prozessor 1 |        | Prozessor 2 |        | Prozessor 3 |        |
|-----------|--------|-------------|--------|-------------|--------|-------------|--------|
|           |        | Line 1      | Line 2 | Line 1      | Line 2 | Line 1      | Line 2 |
|           | init   | -           | -      | -           | -      | -           | -      |
| 1         | rd 6   | 6/E         |        |             |        |             |        |
| 2         | rd 2   |             |        | 2/E         |        |             |        |
| 1         | rd 4   |             | 4/E    |             |        |             |        |
| 3         | rd 4   |             | 4/S    |             |        | 4/S         |        |
| 2         | rd 3   |             |        |             |        |             |        |
| 3         | wr 7   |             |        |             |        |             |        |
| 1         | wr 4   |             |        |             |        |             |        |
| 2         | rd 7   |             |        |             |        |             |        |
| 3         | wr 5   |             |        |             |        |             |        |
| 1         | rd 3   |             |        |             |        |             |        |
| 3         | wr 3   |             |        |             |        |             |        |
| 2         | wr 7   |             |        |             |        |             |        |

Name:

Matrikelnummer:

14/14

---

**MOESI-Kohärenzprotokoll**

*2P*

f) Antwort:

**2P**